

MANUFACTURE OF THIN FILM MAGNETIC HEAD

Patent Number: JP10040512
Publication date: 1998-02-13
Inventor(s): UMEMOTO YOSHIYUKI; MURAKAMI SATOJI
Applicant(s): FUJI ELELCTROCHEM CO LTD
Requested Patent: JP10040512
Application Number: JP19960197601 19960726
Priority Number(s):
IPC Classification: G11B5/31
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To obtain a product without any fluctuation of magnetic characteristics by forming a gap layer immediately before forming an upper magnetic pole layer to make clear the reference point of a gap depth.

SOLUTION: A lower magnetic pole layer 3 is formed on a substrate 1 and an insulating layer 4 and a coil layer 6 are formed thereon repeatedly for the required number of layers. Thereafter, a gap layer 8 is formed and an upper magnetic pole layer 7 is formed thereon. Moreover, a lower magnetic pole layer 3 is formed on the substrate 1 and the insulating layer 4 and the coil layer 6 are formed thereon repeatedly for the required number of layers. Thereafter, a non-conductive and non-magnetic gap layer 8 is formed on the lower magnetic pole layer 3, power source is fed using the gap layer 8 as the lower conductive film to form the upper magnetic pole layer 7 by the electroplating.

.....
Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-40512

(43)公開日 平成10年(1998) 2月13日

(51)IntCl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

G 1 1 B 5/31

G 1 1 B 5/31

E

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21)出願番号 特願平8-197601

(22)出願日 平成8年(1996) 7月26日

(71)出願人 000237721

富士電気化学株式会社

東京都港区新橋5丁目36番11号

(72)発明者 梅本 美之

東京都港区新橋5丁目36番11号 富士電気
化学株式会社内

(72)発明者 村上 諭二

東京都港区新橋5丁目36番11号 富士電気
化学株式会社内

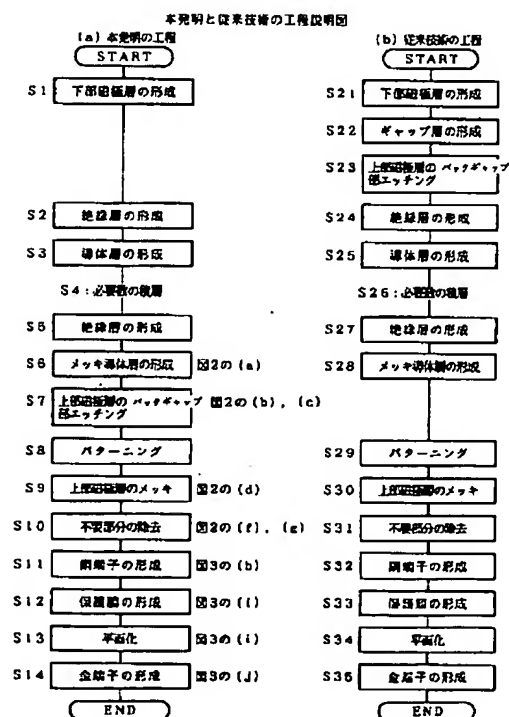
(74)代理人 弁理士 岡田 守弘

(54)【発明の名称】 薄膜磁気ヘッドの製造方法

(57)【要約】

【課題】 本発明は、基板上に形成した下部磁性層の上に絶縁層およびコイル層を順次積層し、その上に上部磁性層を形成する薄膜磁気ヘッドの製造方法に関し、ギャップ層を上部磁極層の形成の直前に形成し、コイル層を電気メッキ法で形成後に不要となるメッキベースをイオンミルで除去するときの当該ギャップ層が削られないようにし、ギャップデプスの基準点を明らかにし磁気特性のバラツキのない製品の製造を実現することを目的とする。

【解決手段】 絶縁層およびコイル層を順次積層した後、下部磁極層の上にギャップ層を形成しその上に上部磁極層を形成することを特徴とする薄膜磁気ヘッドの製造方法である。



【特許請求の範囲】

【請求項1】基板上に形成した下部磁性層の上に絶縁層およびコイル層を順次積層し、その上に上部磁性層を形成する薄膜磁気ヘッドの製造方法において、上記絶縁層およびコイル層を順次積層した後、上記下部磁極層および最上絶縁層の上にギャップ層を形成しその上に上記上部磁極層を形成することを特徴とする薄膜磁気ヘッドの製造方法。

【請求項2】基板上に形成した下部磁性層の上に絶縁層およびコイル層を順次積層し、その上に上部磁性層を形成する薄膜磁気ヘッドの製造方法において、上記絶縁層およびコイル層を順次積層した後、上記下部磁極層および最上絶縁層の上に導電性かつ非磁性体のギャップ層を形成し、当該ギャップ層を下地導電膜として通電し上記上部磁極層を電気メッキによって形成することを特徴とする薄膜磁気ヘッドの製造方法。

【請求項3】上記ギャップ層をTi、TiC、Taによって形成したことを特徴とする請求項1あるいは請求項2記載の薄膜磁気ヘッドの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、基板上に形成した下部磁性層の上に絶縁層およびコイル層を順次積層し、その上に上部磁性層を形成する薄膜磁気ヘッドの製造方法に関するものである。

【0002】

【従来の技術】従来、薄膜磁気ヘッドを基板上に形成する場合、図4の(a)の構造を、図1の(b)に示す工程に従い形成していた。要部を説明すると、下部磁極層23を形成(S21)した後に、ギャップ層24としてアルミナ膜を形成(S22)する。このギャップ層24の上にメッキベースを形成してレジストを塗布・露光・現像して穴を開け、メッキベースとの間に通電して当該穴の部分にCuなどの導体を電気メッキしてコイル層26を形成し、レジストを除去した後に不要なメッキベースをイオンミルによって除去することを必要なコイル層数分繰り返す(S23ないしS28)。そして、最上部に上部磁極層27を形成、保護膜を形成、および端子を形成していた(S29ないしS35)。

【0003】

【発明が解決しようとする課題】上述の工程のうち、コイル層26を形成するのに電気メッキ法を用いる関係で、不要なメッキベースをイオンミルによって除去することを必要なコイル層数分繰り返していたため、図4の(a)のA部を拡大した図4の(b)に示すように、当該イオンミルによって不要なメッキベースをオーバーエッチするためにその下のB部の絶縁層も一緒に少しずつ削られてしまい、なだらかとなると共に厚さも徐々に薄くなってしまい、薄膜磁気ヘッドのギャップデプスを決定する際に、基準点があいまいになり、加工デプスのバ

ラツキの要因などとなり、磁気特性のバラツキが大きくなってしまいうという問題が発生した。

【0004】本発明は、これらの問題を解決するため、ギャップ層を上部磁極層の形成の直前に形成し、コイル層を電気メッキ法で形成後に不要となるメッキベースをイオンミルで除去するときの当該ギャップ層が削られないようにし、ギャップデプスの基準点を明らかにし磁気特性のバラツキのない製品の製造を実現することを目的としている。

【0005】

【課題を解決するための手段】図1ないし図3を参照して課題を解決するための手段を説明する。図1ないし図3において、基板1は、薄膜磁気ヘッドを形成するための基板(例えばウェハ)である。

【0006】下部磁極層3は、基板1上に形成した下部磁極層である。絶縁層4は、コイル層6を絶縁するものである。コイル層6は、導体で形成したコイルである。

【0007】ギャップ層8は、コイル層4を積層した上に形成する導電性かつ非磁性のギャップ層である。上部磁極層7は、ギャップ層8の上に形成した上部磁極層である。

【0008】次に、製造方法を説明する。基板1上に下部磁極層3を形成し、その上に絶縁層4およびコイル層6を必要な層数分繰り返して形成した後、ギャップ層8を形成し、その上に上部磁極層7を形成するようにしている。

【0009】また、基板1上に下部磁極層3を形成し、その上に絶縁層4およびコイル層6を必要な層数分繰り返して形成した後、下部磁極層3の上に導電性かつ非磁性体のギャップ層8を形成し、当該ギャップ層8を下地導電膜として通電し上部磁極層7を電気メッキによって形成するようにしている。

【0010】これらの際に、ギャップ層8をTi、TiC、Taによって形成するようにしている。従って、ギャップ層8を上部磁極層7の形成の直前に形成することにより、従来のコイル層6を電気メッキ法で形成後に不要となるメッキベースをイオンミルで除去するときギャップ層が削られないようにでき、ギャップデプスの基準点を明らかにし磁気特性のバラツキのない製品の製造を実現することが可能となる。

【0011】

【発明の実施の形態】次に、図1から図3を用いて本発明の実施の形態および動作を順次詳細に説明する。

【0012】図1は、本発明と従来技術の工程説明図を示す。ここで、図1の(a)の本発明の工程説明図と、図1の(b)の従来技術の工程説明図とではほぼ同じ工程は横方向に対応づけて配置して判り易くしてあります。

【0013】図1の(a)は、本発明の工程説明図を示す。図1の(a)において、S1は、下部磁極層の形成を行う。これは、後述する図2の(a)において、基板

1の上に図示外の絶縁層(Al_2O_3 膜)を形成し、更にその上にNiFe膜の下部磁極層3を形成する。

【0014】S2は、絶縁層の形成を行う。これは、後述する図2の(a)の下部磁極層3の上に絶縁層4を形成する。S3は、導体層の形成を行う。これは、後述する図2の(a)のコイル層6を形成する。コイル層6の形成は、下部磁極層3の上に絶縁層を形成し、その上にメッキベースとなる薄いTi膜を形成しその上にレジストを塗布・露光・現像してコイル層6を電気メッキするための穴を開ける。そして、メッキベースとの間に通電して穴の中にCuなどのコイル層6を電気メッキし、レジストを溶剤で除去した後、不要なメッキベースをイオンミルで除去し、コイル層6を1層分形成する。

【0015】S4は、必要数の積層を行う。これは、S2およびS3の工程を、必要なコイル層分繰返し積層する。例えば後述する図2の(a)の場合には、2回繰返し2層のコイル層を積層する。

【0016】S5は、絶縁層の形成を行う。これは、コイル層6の積層が終了したので、その上に絶縁層4を形成する。S6は、メッキ導体層の形成を行う。これは、右側に記載した図2の(a)に示すように、積層を終了したコイル層6の上の絶縁層4上にメッキ導体層(ギャップ層8)を形成する。

【0017】S7は、上部磁極層のバックギャップ部のエッチングを行う。これは、右側に記載した図2の(b)、(c)に示すように、レジスト9を塗布・露光・現像してバックギャップ部10の部分に穴を開け、イオンミルによってこの穴の部分のみS6で形成したギャップ層8を除去する。

【0018】S8は、パターンニングする。S9は、上部磁極層のメッキを行う。これらS8およびS9は、右側に記載した図2の(d)に示すように、レジストを塗布・露光・現像して上部磁極層7を形成する部分に穴を開け、S6で形成したメッキ導体層(ギャップ層8)に通電し当該穴の部分に磁性体(例えばNiFe)を電気メッキして形成した後、レジストを溶剤で除去し、図示のように上部磁極層7を形成する。

【0019】S10は、不要部分の除去を行う。これは、右側に記載した図2の(f)、(g)に示すように、不要部分を除去する。S11は、銅端子の形成を行う。これは、右側に記載した図3の(h)に示すように、銅端子10を形成する。

【0020】S12は、保護膜の形成を行う。これは、右側に記載した図3の(i)に示すように、全面に保護膜11を形成する。S13は、平面化する。これは、右側に記載した図3の(i)に示すように、S12で保護膜11を形成した後、平面研削し、銅端子10のみが露出するようにする。

【0021】S14は、金端子の形成を行う。これは、右側に記載した図3の(j)に示すように、銅端子10

の上に金端子12を形成(蒸着)する。以上の工程によって、薄膜磁気ヘッドのウェハ上の工程を完了することとなる。ここで、本発明は、ギャップ層8を上部磁極層7の形成する直前に形成しているため、コイル層6を電気メッキした後にメッキベースをイオンミルで除去するときに従来のギャップ層が少しづつ除去される事態を無くし(即ち既述した図4の(b)のギャップデプスの基準点がなだらかになる事態を無くし)、加工デプスのバラツキの要因を無くして正確に加工デプスを製造することが可能となる。

【0022】図2および図3は、本発明の具体例説明図を示す。図2の(a)は、絶縁層4およびコイル層6を積層した上にギャップ層8を形成した状態を示す。これは、図1の(a)で説明したように、S1ないしS6の工程によって、基板1上に、下部磁極層3、絶縁層4とコイル層6を2層積層し絶縁層4で覆い、その上に導電性のギャップ層(メッキ導電層)8を形成した状態である。このように、下部磁極層3と上部磁極層7との間のギャップ層8を、コイル層6の形成後に形成したことにより、当該コイル層6の形成時にイオンミルで下地導電層を除去する際の従来のギャップ層の部分的な除去を無くし、従来の図4の(b)のBの部分が滑らかにする事態を無くし、ギャップデプスの加工のバラツキを無くすることが可能となる。

【0023】図2の(b)は、図2の(a)の全面にレジストを塗布・露光・現像してバックギャップ部10を設ける部分に穴を開けた状態を示す。図2の(c)は、図2の(b)の状態でイオンミルでバックギャップ部10のギャップ層8を除去した後、レジストを除去した状態を示す。

【0024】図2の(d)は、上部磁極層7を形成した状態を示す。これは、図2の(c)の状態、全面のレジストを塗布・露光・現像して上部磁極層7を電気メッキする部分のみ穴を開け、ギャップ層8に通電して穴の内部に電気メッキし、レジストを除去した状態である。

【0025】図2の(e)は、図2の(d)を上面から見た図を示す。ここで、下部磁極層3の上にギャップ層8を介して上部磁極層7を形成、およびバックギャップ部10で下部磁極層3と上部磁極層7とが接続されている様子を示す。

【0026】図2の(f)は、図2の(e)のA-A'の部分の断面図を示す。この断面図から、下部磁極層3の上にギャップ層8が形成され、その上に上部磁極層7が形成されている様子が判明する。

【0027】図2の(g)は、不要部分を除去した後の状態を示す。図3の(h)は、図2の(g)に続いて銅端子10を形成した状態を示す。右下の断面図に銅端子10の様子を示す。

【0028】図3の(i)は、保護膜11を全面に形成した状態を示す。これは、図3の(h)の状態、全面

に保護膜11を形成したものである。図3の(j)は、平面研削した後に金端子12を銅端子10の上に形成した状態を示す。

【0029】

【発明の効果】以上説明したように、本発明によれば、ギャップ層8を上部磁極層7の形成の直前に形成する構成を採用しているため、従来のコイル層6を電気メッキ法で形成後に不要となるメッキベースをイオンミルで除去するときにギャップ層が削られないようにでき、ギャップ深さの基準点を明らかにし磁気特性のバラツキのない製品の製造することができる。また、ギャップ層8を導電性の非磁性体の物質で形成しているため、当該ギャップ層8を、上部磁極層7を電気メッキするときのメッキベース（電気メッキ用の電極）として兼用でき、メッキベースを形成する工程を削減できる。

【図面の簡単な説明】

【図1】本発明と従来技術の工程説明図である。

【図2】本発明の具体例説明図（その1）である。

【図3】本発明の具体例説明図（その2）である。

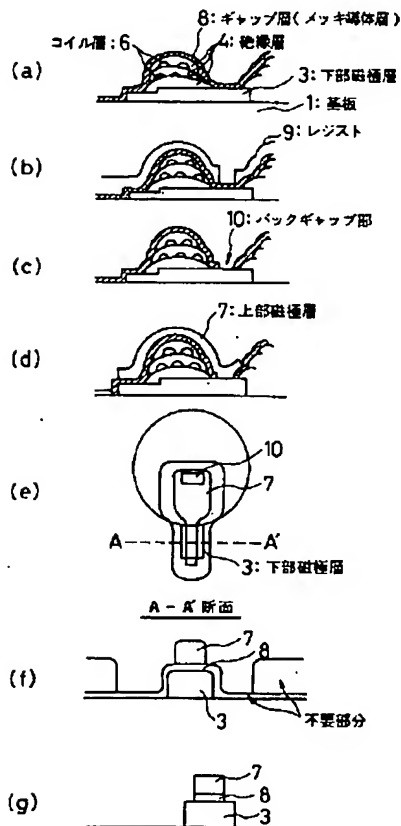
【図4】従来技術の説明図である。

【符号の説明】

- 1：基板（ウェハ）
- 3：下部磁極層
- 4：絶縁層
- 6：コイル層
- 7：上部磁極層
- 8：ギャップ層（メッキ導体層）
- 9：レジスト
- 10：バックギャップ部
- 11：銅端子
- 12：金端子

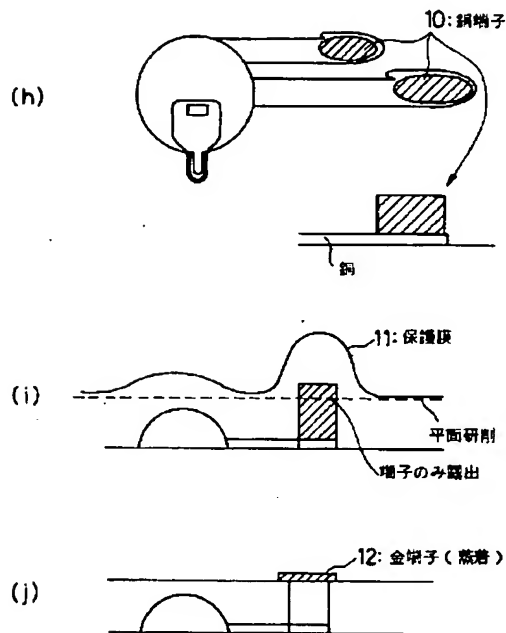
【図2】

本発明の具体例説明図（その1）



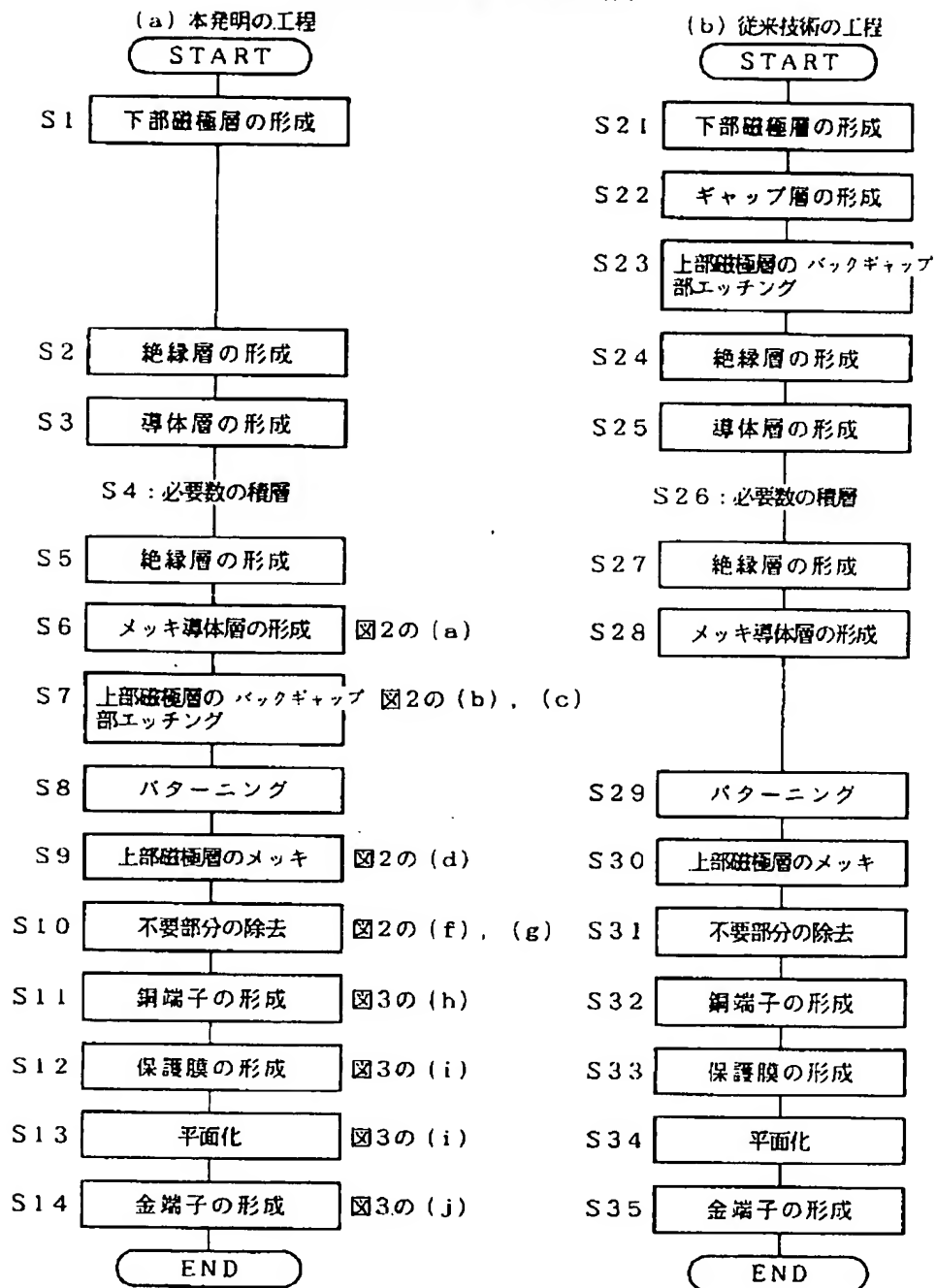
【図3】

本発明の具体例説明図（その2）



【図1】

本発明と従来技術の工程説明図



【図4】

従来技術の説明図

